

Работа 3.1. Источники тока на МОП-транзисторах

Простейшим источником тока на МОП-транзисторах является отражатель тока, показанный на рис. 3.1.1. Такую схему часто называют токовым зеркалом. «Сердцем» токового зеркала является транзистор $VT2$, затвор которого соединен со стоком. При таком включении $U_{зи} = U_{си}$, поэтому $VT2$ работает в режиме насыщения.

Зависимость между током стока и напряжением затвор-исток транзистора $VT2$ определяется напряжением

$$I_{c2} = \frac{1}{2} b_2 (U_{зи} - U_{02})^2. \quad (3.1.1)$$

Здесь U_{02} – пороговое напряжение второго транзистора. Управляющий ток I_0 равен току стока второго транзистора I_{c2} и определяется напряжением источника питания E_c и сопротивлением резистора R_0 :

$$I_{c2} = I_0 = \frac{E_c - U_{зи}}{R_0}. \quad (3.1.2)$$

Величину R_0 можно определить из уравнений (3.1.1) и (3.1.2). Резистор R_0 может быть навесным, т. е. располагаться вне интегральной схемы.

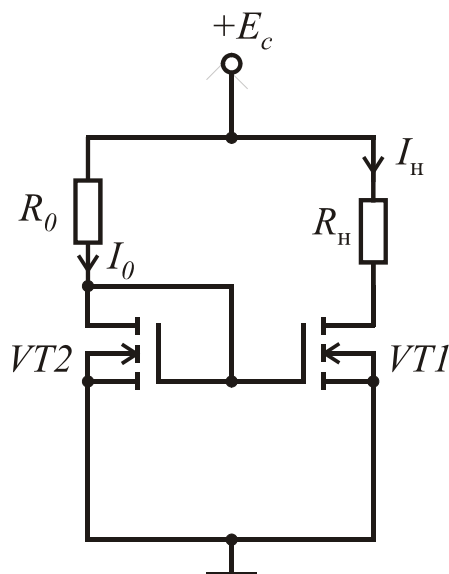


Рис. 3.1.1

Напряжение затвор-исток транзистора $VT1$ такое же, как у транзистора $VT2$, а ток стока равен

$$I_{c1} = \frac{1}{2} b_1 (U_{зи} - U_{01})^2.$$

Поскольку пороговые напряжения $VT1$ и $VT2$ одинаковы, то отношение токов пропорционально отношению удельных проводимостей транзисторов:

$$\frac{I_{c2}}{I_{c1}} = \frac{b_2}{b_1}.$$

Как правило, длины каналов обоих транзисторов выбирают одинаковыми, поэтому отношение токов можно регулировать, изменяя ширину каналов:

$$\frac{I_{c2}}{I_{c1}} = \frac{W_2}{W_1}.$$

Отражатели тока на МОП-транзисторах очень удобны для задания смещения в многокаскадных интегральных усилителях. Схема токового зеркала содержит минимальное число резисторов и за счет этого занимает малую площадь на кристалле. Управляющий ток задается с помощью одного резистора (часто навесного), а токи отдельных каскадов формируются с помощью токовых зеркал.

Пример 3.1.1. Расчет отражателя тока. В схеме на рис. 3.1.2 $E_c = E_{и} = 5$ В. Пороговые напряжения транзисторов одинаковы и равны 1 В. Удельная крутизна канала второго транзистора $b_2 = 0.8$ мА/В². Каналы транзисторов имеют одинаковую длину, а ширина канала первого транзистора $W_1 = 5W_2$. Определить сопротивление резистора R_0 , при котором ток нагрузки $I_H = 0.5$ мА.

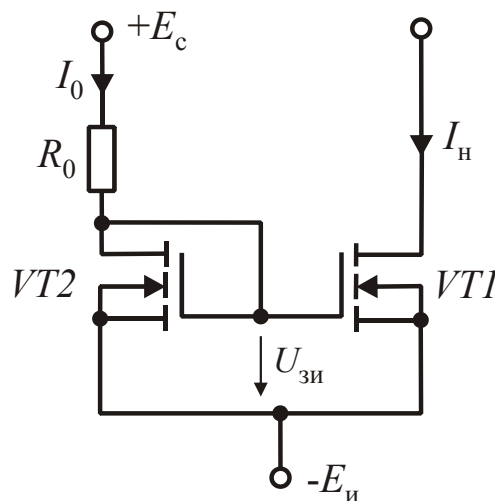


Рис. 3.1.2

Решение. Ток нагрузки пропорционален отношению ширины каналов транзисторов, поэтому $I_0 = \frac{W_2}{W_1} I_n = 0.1 \text{ мА}$.

Для цепи на рис. 3.1.2 справедливы уравнения

$$I_0 = \frac{1}{2} b_2 (U_{\text{зи}} - U_0)^2,$$

$$U_{\text{зи}} + R_0 I_0 = E_c + E_n.$$

Подставив в первое уравнение параметры транзистора VT_2 , найдем, что напряжение затвор-исток $U_{\text{зи}} \approx 1.45 \text{ В}$.

Сопротивление резистора R_0 найдем из второго уравнения

$$R_0 = \frac{E_c + E_n - U_{\text{зи}}}{I_0} = \frac{5 + 5 - 1.45}{0.1} = 85.5 \text{ кОм}.$$

Модифицированный источник тока на МОП-транзисторах

Отражатель тока на рис. 3.1.1 эквивалентен источнику тока, показанному на рис. 3.1.3. Выходное сопротивление источника $R_{\text{вых}}$ равно выходному сопротивлению МОП-транзистора.

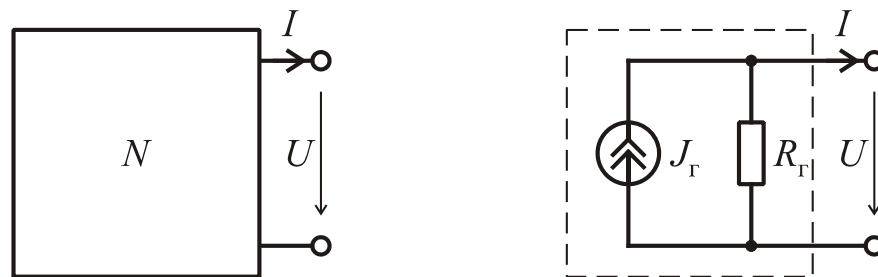


Рис. 3.1.3

Схема отражателя тока с улучшенными характеристиками показана на рис. 3.1.4.

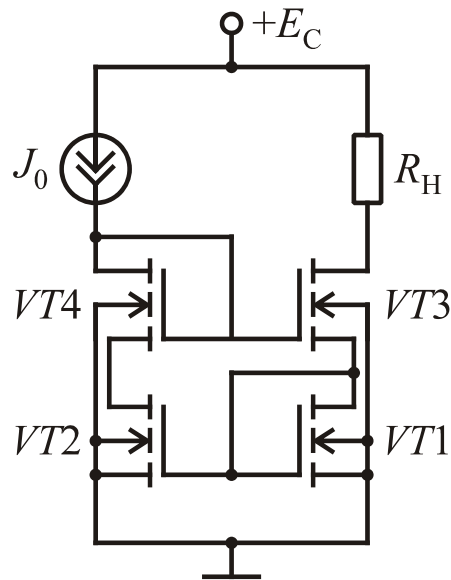


Рис. 3.1.4

Сопротивление модифицированного отражателя тока пропорционально произведению выходных сопротивлений транзисторов VT1 и VT3:

$$R_{\text{вых}} \approx g_{m3} \cdot R_{\text{вых2}} \cdot R_{\text{вых3}}.$$

Здесь g_{m3} - передаточная проводимость транзистора VT3.

Рекомендации по выполнению предварительного расчета

Расчет отражателя тока, показанного на рис. 3.1.2, рассмотрен в примере 3.1.1.

Исходные данные для расчета приведены в табл. 3.1.1.

Рекомендации по сборке схем

При сборке схем источников тока использовать модели МОП-транзисторов из библиотеки EVAL.slb. Примеры схем можно найти в файлах W3_1_1, W3_1_2, W3_1_3 в папке Electronics\Labs.

Рекомендуемая литература

1. Гусев, В. Г. Электроника и микропроцессорная техника: учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 3-е изд. перераб. и доп. – М.: Высш. шк., 2004. – 790 с.

2. Степаненко, И. П. Основы микроэлектроники: учеб. пособие для вузов / И.П. Степаненко. – 2-е изд., перераб. и доп. – М.: Лаборатория Базовых Знаний, 2003. – 488 с.: ил.

3. Хоровиц, П. Искусство схемотехники / П. Хоровиц, У. Хилл: пер. с англ. – 6-е изд. – М.: Мир, 2003. – 704 с., ил.

Довгун, В. П. Электротехника и электроника: учеб. пособие: в 2-х ч. Ч. 2 / В. П. Довгун. – Красноярск: ИПЦ КГТУ, 2006. – 252 с.